

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-269509

(43)Date of publication of application : 14.10.1997

(51)Int.Cl.

G02F 1/136
G02F 1/1343
H01L 29/786

(21)Application number : 08-077662

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 29.03.1996

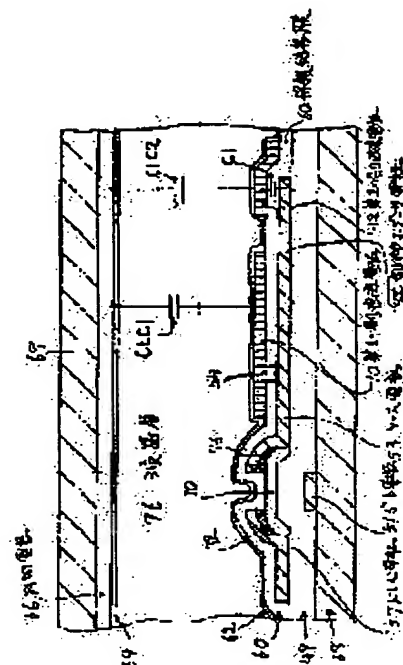
(72)Inventor : YASUKAWA MASAHIRO

(54) LIQUID CRYSTAL DISPLAY ELEMENT AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display element capable of improving the visual angle characteristic, etc., of a liquid crystal panel with a simple process and a process for producing the same.

SOLUTION: This liquid crystal display element includes first and second sub-pixel electrodes 10, 12 and a first control capacitor electrode 20 which is formed below a protective insulating film 60 and is connected to a source electrode. A control capacitor C1 is formed by the second sub-pixel electrode 12 and the first control capacitor electrode 20 via the protective insulating film 60. The visual angle characteristic of the liquid crystal panel is improved by disposing the control capacitor C1 in such a manner. Further, the increase of process stages is prevented by forming the first control capacitor electrode 20 of a source electrode. The protective insulating film 60 is formed thinner than a gate insulating film 49 and, therefore, the area of the control capacitor electrode is minimized and the opening rate, etc., are improved.



LEGAL STATUS

[Date of request for examination] 16.12.2002

[Date of sending the examiner's decision of rejection] 24.11.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2004-25990

[Date of requesting appeal against examiner's decision of rejection] 21.12.2004

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

This Page Blank (usps,

【従来の技術及び発明が解決しようとしている課題】液晶表示装置において特に5インチ以上のアクティブマトリクス型の液晶表示装置においては、液晶パネルの広視野角技術は高性能表示のための必須技術になってきている。例えば、フラットパネルディスプレイ1994(大正)への飛躍に必須の広視野角技術TFTの電圧パネルに適用される(1993年12月10日、日経BP出版、P166)に見られるように、液晶パネルの広視野角技術としては様々な方法が試みられている。代表的な方法としては(1)ラング処理等の工夫により液晶配向を制御する方法、(2)制御コンデンサを用いて液晶分子に印加される電圧を制御する方法などが挙げられる。

【0003】上記(1)の方法は、同一方向に揃っている液晶分子の向きを全方向に均一化する方法であるが、しかしこの方法には、工程が複雑になる・再現性が良くない等の様々な問題がある。

【0004】一方、上記(2)の方法としては、例えば特開平4-348323、特開平5-107556、特開平3-122621等の従来技術が知られている。しかしながらこれらの従来技術には制御コンデンサ(制御電極)、付加コンデンサを形成するために、特別な電極工程、誘電体膜(絶縁層)形成工程等を付加する必要がある、工程が長くかかる等の問題点があった。

【0005】同様に上記(2)の方法として、例えば特開平6-102537、特開平5-341318、特開平6-95144、特開平5-289108等の従来技術が知られている。これらの従来技術では、ゲート絶縁層、遮光層上の誘電体膜を用いて制御コンデンサを形成されている。これらのゲート絶縁層、誘電体膜では、ピンホール形成による画素欠陥、線欠陥の防止のために、絶縁膜を2層にするかもしくは膜厚を増加する必要がある。このため制御コンデンサ電極の単位面積当たりの容量が小さくなる。単位面積当たりの容量が小さいと、必要とされる容量を得るためには、制御コンデンサの形成面積を大きくする必要がある。また制御コンデンサの開口率(光透過特性)等が悪化する。また制御コンデンサの形成面積が大きいと、欠陥等も生じやすくなる。

【0006】本発明では以上述べた技術的問題を解決するためになされたものであり、その目的とするところは、簡易なプロセスで液晶パネルの視覚特性を改善できる液晶表示素子及びその製造方法を提供することにある。

【0007】

【課題を解決するための手段】上記課題を解決するために本発明は、薄層トランジスタと、該薄層トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極と、を少なくとも含む液晶表示素子であって、前記画素電極を分割し形成された第1～第N(Nは

2以上の整数)の副画素電極と、前記薄層トランジスタのソース電極を保護するための保護絶縁膜の下方に設けられる第1～第(K-1)(Kは正数であり、 $1 < K \leq N$)の制御コンデンサ電極と、前記第1～第Nの副画素電極と前記第1～第(K-1)の制御コンデンサ電極との間に、前記保護絶縁膜を介して形成される、第1～第(M-1)(Mは正数であり、 $2 < M \leq N$)の制御コンデンサを含むことを特徴とし、前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部が、前記薄層トランジスタのソース電極と接続されてなることを特徴とする。

【0008】また、本発明は、前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部が、前記保護絶縁膜に形成されたコンタクトホールを介して第(L-1)(Lは正数であり、 $2 < L \leq N$)の副画素電極と接続されてなることを特徴とする。

【0009】また、本発明は、前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部が、前記第1～第(K-1)の制御コンデンサ電極のいずれかと接続されてなることを特徴とする。

【0010】また、本発明は、薄層トランジスタと、該薄層トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極と、を少なくとも含む液晶表示素子の製造方法であって、(A)前記薄層トランジスタのソース電極、ドレイン電極を形成する工程と、(B)第1～第(K-1)の制御コンデンサ電極を形成する工程と、前記ソース電極および前記制御コンデンサ電極の上方に、前記薄層トランジスタもしくは前記制御コンデンサ電極を保護するための保護絶縁膜を形成する工程と、

(C)前記画素電極を分割し形成された第1～第Nの副画素電極を形成する工程と、を含む、前記工程(A)～(C)により、前記保護絶縁膜を介して、第1～第Nの副画素電極と第1～第(K-1)の制御コンデンサ電極との間に、第1～第(M-1)の制御コンデンサを形成することを特徴とする。

【0011】また、本発明は、前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部を、前記ソース電極と同一工程により形成することを特徴とする。

【0012】また、本発明は、前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部を、前記ソース電極の形成と前記保護絶縁膜の形成との間に形成することを特徴とする。

【0013】また、本発明は、前記工程(B)と前記工程(C)の間に、第1～第(K-1)の制御コンデンサ電極の少なくとも一部と、第1～第Nの副画素電極の少なくとも一部との間にコンタクトホールを形成する工程を含むことを特徴とする。

【0014】

【作用】本発明によれば、第Nの副画素電極と第(K-1)の制御コンデンサ電極との間に第(M-1)の制御

コンデンサが形成される。制御コンデンサの面積を変化させることにより、第1～第(N-1)の副画素電極に印加される電圧と第Nの副画素電極にかかる印加電圧を变化させることができる。これにより第Nと第1～第(N-1)の副画素電極領域にある液晶層の視覚特性を異ならせることができる。この結果、これらの視覚特性を異ならせる面にお互いに補完しあうことにより、1画素全体の視覚特性を向上できる。また本発明は、保護絶縁膜を被覆体として第1～第(M-1)の制御コンデンサが形成される。そしてゲート絶縁膜を被覆体として利用する被覆体と比較して、保護絶縁膜を被覆体とする場合にはこの保護絶縁膜を薄くすることが可能になるので、単位面積当たりの制御コンデンサ容量を大きくすることが可能になる。この結果、制御コンデンサ面積を小さくすることが可能になる。その結果、開口率の向上が可能になる。

【0015】また前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部と第(L-1)の副画素電極の少なくとも一部とを、保護絶縁膜にコンタクトホールを形成し接続することも可能である。これにより各副画素電極上の液晶層の視覚特性を異ならせることが可能である。

【0016】また前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部が、前記第1～第(K-1)の制御コンデンサ電極のいずれかと接続することも可能である。これにより制御コンデンサ自体は同時に接続し、前記制御コンデンサの面積を異ならす事によつて、すべての副画素電極上の電圧を変化させることが可能であると共に、制御コンデンサ電極に附けるコンタクトホールの間隔を減らし、開口率の向上、信頼性の向上につながる。

【0017】この場合、第1～第(K-1)の制御コンデンサ電極を前記ソース電極と同一材料で形成することも可能である。この場合、第1～第(K-1)の制御コンデンサ電極を前記ソース電極を同一工程で形成することも可能である。これにより制御コンデンサ電極形成のための新たな工程を追加する必要が無く、製造コストの低減、信頼性の向上につながる。

【0018】また前記第1～第(K-1)の制御コンデンサ電極の少なくとも一部を透明誘電体材料で形成することも可能である。これにより制御コンデンサ電極自体の光透過が可能になることにも、制御コンデンサ電極上に保護絶縁膜があることで制御コンデンサ電極上の液晶層に印加される電圧を接続される前記第1～第Nの副画素電極上の液晶層にかかる印加電圧と異ならすことが可能になる。この結果、開口率の向上と視覚特性の改善が可能になる。

【0019】また本発明では、前記保護絶縁膜の単位面積当たりの容量を、前記薄層トランジスタのゲート電極と上方に設けられたゲート絶縁膜の単位面積当たりの容量

より大きくすることが望ましい。これは保護絶縁膜の膜厚がゲート絶縁膜の膜厚より小さくすれば容易に成り立つ。これにより制御コンデンサ電極を小さくすることが可能になり、開口率の向上を図れる。

【0020】また本発明では、前記第1～第(K-1)の制御コンデンサ電極を遮光層となるブラックマトリクスの一部としても良い。制御コンデンサ電極が遮光層の材料で構成される場合にはこれを前記ブラックマトリクスの一部にして、光漏れを防止しコンタクトを防止する。また制御コンデンサ電極が透過性の透明誘電体で形成される場合には透明導電膜上の液晶層の電圧を変化させ、光漏れを防止しコンタクトを向上させる。

【0021】また本発明では、前記第1～第(K-1)の制御コンデンサ電極と同一層に形成される配線電極との距離を離して、かつ副画素電極の間の一部を覆うように前記制御コンデンサ電極を形成しても良い。このようにすれば、開口率の向上を図れると共に、ゴミの付着を原因とする製造不良の発生等を防止できる。

【0022】

【発明の実施の形態】

1. 第1の実施例

図1は第1の実施例の平面構成を示す図であり、図2

は図1のA-A断面を示す図である。

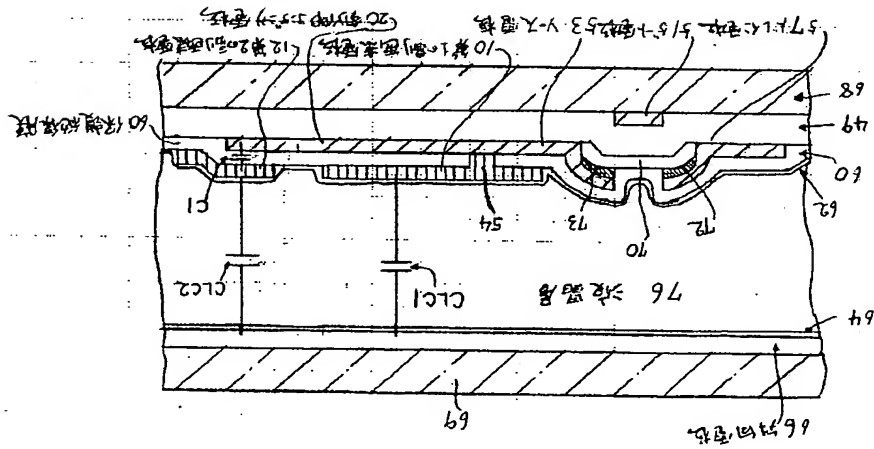
【0023】図1、図2に示すように、この液晶表示素子は、薄層トランジスタ(以下、TFTと呼ぶ)56と、第1、第2の副画素電極10、12に分割された面素電極とを含む。この面素電極10、12は分割された面素電極10、12に封入される液晶層76を駆動する。TFT56は、少なくともゲート電極51、ソース電極53、ドレイン電極55、真性シリコン膜70、n型シリコン膜72、73を含む。また必要ならはエンゲージングトップ層74を含む。第1の副画素電極10は、コンタクトホール54を介してソース電極53に接続される。複数のこれらの走査線50、信号線52をマトリクス状に交差して配置すると共に、交差位置にTFTを配置すること

で、液晶パネルが構成される。

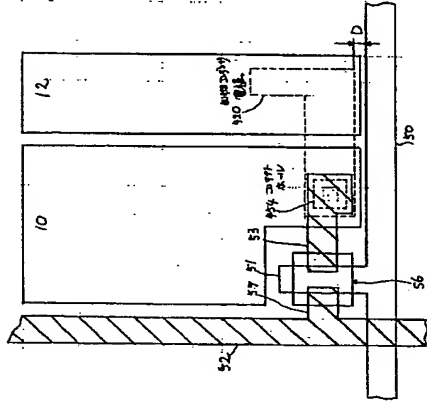
【0024】図2に示すように、ソース電極53等の保護層となる保護絶縁膜60の下方には第1の制御コンデンサ電極20が設けられている。本実施例では、この第1の制御コンデンサ電極20をソース電極53の延長上に形成している。従って、第1の制御コンデンサ電極20の形成のための新たな工程を付加する必要がなく、この結果、製造工程の煩雑さの防止・製造コストの低減を図れる。但し、延長上に形成される制御コンデンサ電極20をソース電極53と異なる材料により形成し、さらに前記ソース電極53と接続することも可能である。

【0025】保護絶縁膜60を被覆体とし、第2の副画素電極12を上部電極、第1の制御コンデンサ20を下部電極として制御コンデンサ(制御容量)C1が形成される。一方、第1の副画素電極10と対向電極66とに

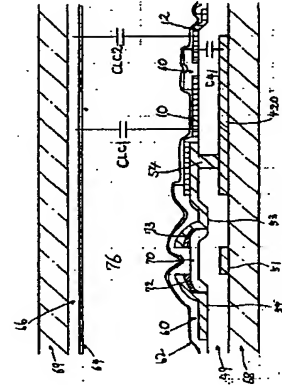
【図2】



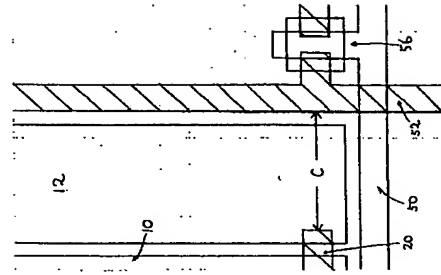
【図4】

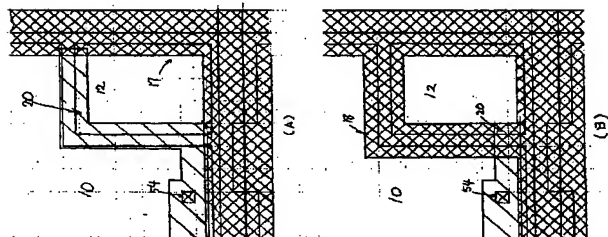


【図5】



【図8】

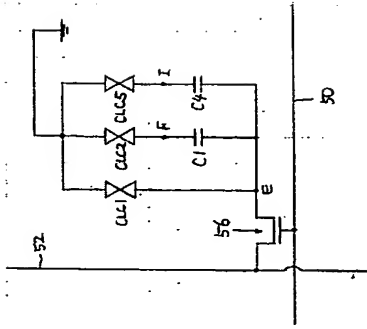




(13)

特開平9-269509

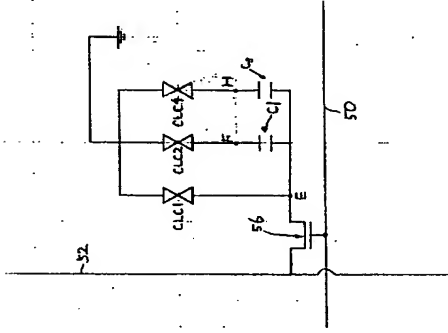
【図14】



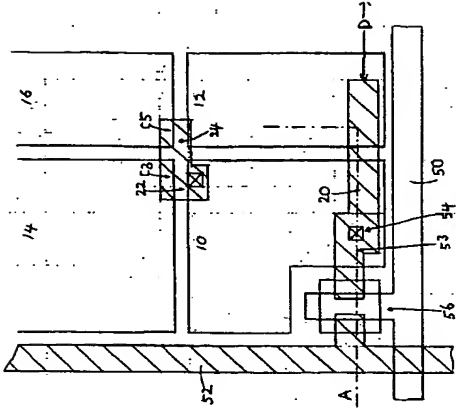
(14)

特開平9-269509

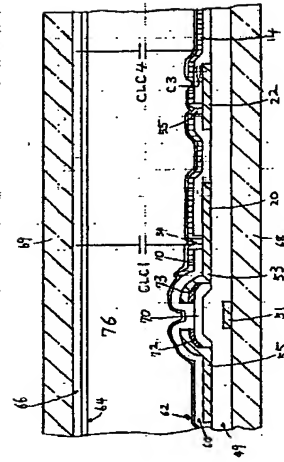
【図17】



【図18】



【図16】



This Page Blank (uspio)